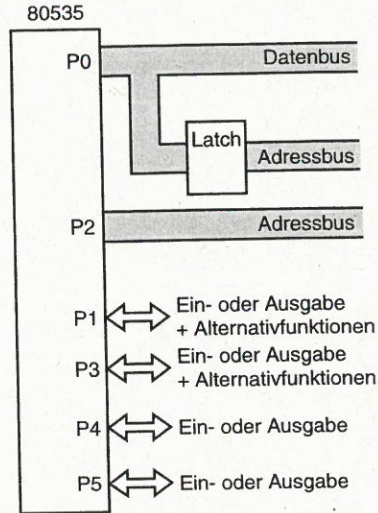


7 Die digitalen Ports

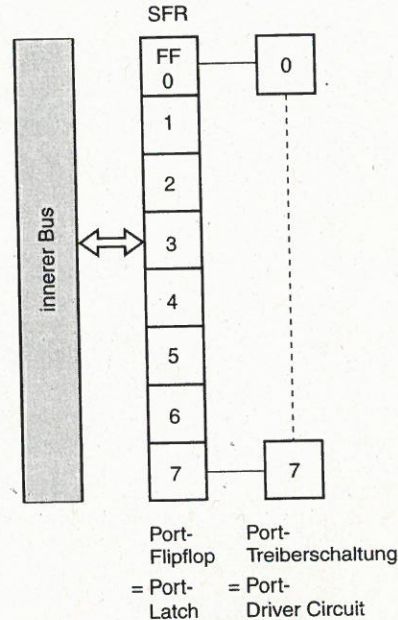
Der Controller 80535 hat sechs digitale Ports. Beim CMOS-Controller 80C535 lässt sich zusätzlich der Analogport 6 für die Eingabe digitaler Signale nutzen.

Wird ein externes Bussystem aufgebaut, sind dafür die Ports P0 und P2 zu verwenden. Dann bleiben als Ein- und Ausgabeports noch P1, P3, P4 und P5 übrig.

Die Ports P4 und P5 lassen sich bitweise zur Eingabe oder zur Ausgabe digitaler Signale nutzen. Die Ports P1 und P3 haben darüber hinaus noch Alternativfunktionen.



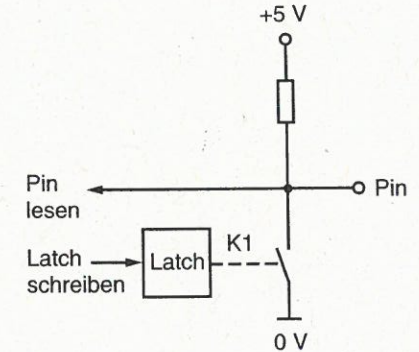
Jedem Port ist ein Spezial-Funktions-Register zugeordnet. Die Flipflops der SFR steuern die Port-Treiber. Ausgaben erfolgen immer über das dem Port zugeordnete SFR-Register!



7.1 Die Schaltung der Ports

An den Portanschlüssen lassen sich Daten einlesen und ausgeben. An einer vereinfachten Schaltung soll gezeigt werden, wie das an den Portpins realisiert wird.

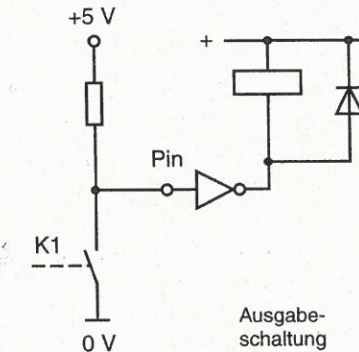
Port-Treiberschaltung, vereinfachte Darstellung



Datenausgabe

Latch = 0; K1
Latch = 1; K1

Pin =
Pin =

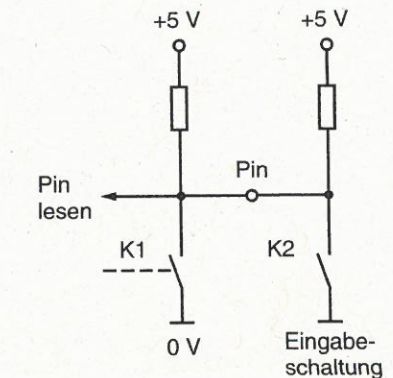


Dateneingabe

K2 Pin =
K2 Pin =

Die Daten können jedoch nur eingelesen werden, wenn das Latch 1-Signal hat und damit K1 öffnet! Hat das Latch 0-Signal, wird der Portpin auf 0 festgehalten. Ein 1-Signal der Eingabeschaltung wird nach 0 kurzgeschlossen.

Wichtig:
Soll ein Portpin als Eingabe genutzt werden, ist das Latch durch zu setzen!



Basisschaltung der Ports

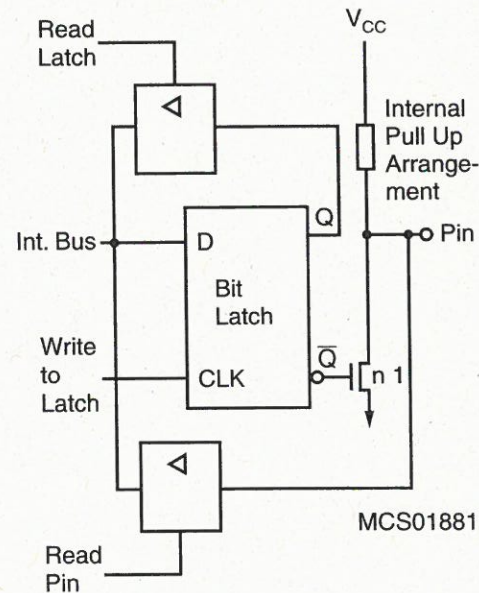
Datenausgabe

Wird ein Assemblerbefehl zur Ausgabe eines Bits ausgeführt, liegt das Signal auf dem internen Datenbus. Das Steuerwerk aktiviert den Impuls „Write to Latch“, und das Bit wird im Port-Latch gespeichert. Das Latch steuert den Treiber, der das Signal am Portpin ausgibt.

Dateneingabe

Wird ein Assemblerbefehl zum Einlesen eines Pin-Signales ausgeführt, erzeugt das Steuerwerk den Impuls „Read Pin“ und das Signal, welches am Portpin anliegt, geht auf den internen Datenbus.

Ausgangsschaltung Port 4 und 5, ohne Alternativfunktionen:



Read-Modify-Write-Befehle:

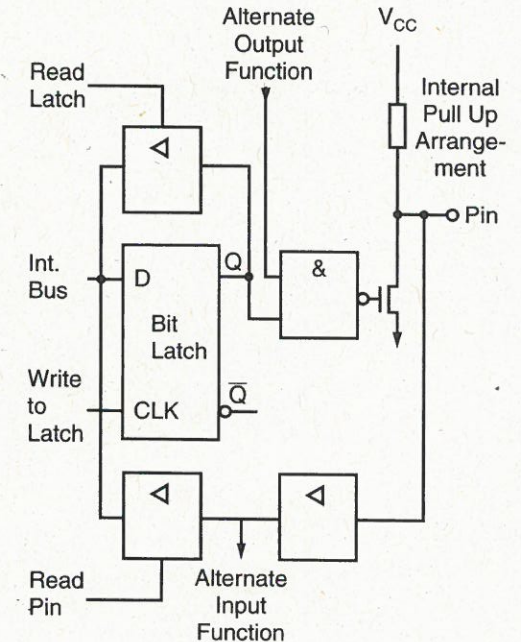
| Instruction | Function |
|-------------|---|
| | Logic AND; ANL P1, A |
| | Logic OR; ORL P2, A |
| XRL | Logic exclusive OR; XRL P3, A |
| JBC | Jumb if bit is set and clear bit; JBC P1.1, LABEL |
| | Complement bit; CPL P3.0 |
| INC | Increment byte; INC P4 |
| DEC | Decrement byte; DEC P5 |
| | Decrement and jump if not zero; DJNZ P3, LABEL |
| MOV Px.y, C | Move carry bit to bit y of port x |
| CLR Px.y | Clear bit y of port x |
| | Set bit y of port x |

Alternativfunktioner.

Port 1 und 3 sind wie Port 4 und 5 als Eingabe- oder Ausgabeports zu nutzen.

Wie in Kapitel 2 beschrieben, sind im Controller verschiedene Funktionseinheiten integriert. Einige von ihnen benötigen externe Eingangssignale, andere geben Signale aus. Um dafür nicht getrennte Anschlüsse am Controller zu belegen, gehen diese Signale als Alternative zu den normalen Eingangs- und Ausgangssignalen über die gleichen Portpins. Um eine alternative Ausgabefunktion zu ermöglichen, muss das Latch auf 1 gesetzt sein. Die Umschaltung auf die Alternativfunktion erfolgt durch Setzen bestimmter Bits in bestimmten Spezial-Funktions-Registern.

Ausgangsschaltung Port 1 und 3 mit Alternativfunktionen:



Es gibt auch Assemblerbefehle, bei deren Ausführung nicht das Signal am Portpin, sondern das im Latch gespeicherte Signal gelesen wird. Die Befehle, bei denen der Impuls „Read Latch“ aktiviert wird, heißen „Read-Modify-Write“-Befehle. Bei diesen Befehlen wird das Latch-Signal gelesen, modifiziert und anschließend wieder in das Latch geschrieben.

Auf die Umschaltung wird eingegangen, wenn die entsprechenden Funktionseinheiten erklärt werden. An dieser Stelle soll nur an einem Beispiel gezeigt werden, wie solch eine Umschaltung erfolgen kann. Es soll ein Taktimpuls, abgeleitet aus dem Systemtakt, ausgegeben werden.

Alternativfunktion: Ausgabe eines Taktes, abgeleitet aus dem Systemtakt

An Portpin P1.6 lässt sich als Alternativfunktion ein Taktsignal ausgeben, dessen Frequenz 1/12 der Quarzfrequenz beträgt. Die Umschaltung auf diese Alternativfunktion erfolgt durch Setzen des Bits CLK im Spezial-Funktions-Register ADCON.

Bit CLK = 1: Taktausgabe an P1.6
CLK = 0: normale Ein- Ausgabe
CLK setzen:
CLK löschen:

7.2 Die elektrischen Daten

Die folgenden Datenblätter geben die Spannungen und Ströme für die einzelnen Controller-Anschlüsse an. Sie sind dem Handbuch (Users Manual) entnommen.

DC Characteristics des CMOS-Controllers 80C515 und 80C535

$V_{CC} = 5\text{ V} \pm 10\%$; $V_{SS} = 0\text{ V}$; $T_A = 0\text{ to } +70\text{ }^\circ\text{C}$ for SAB 80C515/80C535

$T_A = -40\text{ to } +85\text{ }^\circ\text{C}$ for SAB 80C515/80C535-T40/85

$T_A = -40\text{ to } +110\text{ }^\circ\text{C}$ for SAB 80C515/80C535-T40/110

| Parameter | Symbol | Limit values | | Unit | Test condition |
|--|-----------|----------------------|----------------------|---------------|---|
| | | min. | max. | | |
| Input low voltage (except EA#) | V_{IL} | -0.5 | $0.2 V_{CC}$ -0.1 | V | - |
| Input low voltage (EA#) | V_{IL1} | -0.5 | $0.2 V_{CC}$ -0.3 | V | - |
| Input high voltage (except RESET# and XTAL2) | V_{IH} | $0.2 V_{CC}$ +0.9 | V_{CC} +0.5 | V | - |
| Input high voltage to XTAL2 | V_{IH1} | $0.7 V_{CC}$ | V_{CC} +0.5 | V | - |
| Input high voltage to RESET# | V_{IH2} | $0.6 V_{CC}$ | V_{CC} +0.5 | V | - |
| Output low voltage, ports 1, 2, 3, 4, 5 | V_{OL} | - | 0.45 | V | $I_{OL} = 1.6\text{ mA}$ |
| Output low voltage, port 0, ALE, PSEN# | V_{OL1} | - | 0.45 | V | $I_{OL} = 3.2\text{ mA}$ |
| Output high voltage, ports 1, 2, 3, 4, 5 | V_{OH} | 2.4 $0.9 V_{CC}$ | - | V | $I_{OH} = -80\text{ }\mu\text{A}$ $I_{OH} = -10\text{ }\mu\text{A}$ |
| Output high voltage (port 0 in external bus mode, ALE, PSEN) | V_{OH1} | 2.4 $0.9 V_{CC}$ | - | V | $I_{OH} = -400\text{ }\mu\text{A}$ $I_{OH} = -40\text{ }\mu\text{A}$ |
| Logic 0 input current, ports 1, 2, 3, 4, 5 | I_{IL} | - | -50 | μA | $V_{IN} = 0.45\text{ V}$ |
| Output high voltage (port 0 in external bus mode, ALE, PSEN) | V_{OH1} | 2.4 $0.9 V_{CC}$ | - | V | $I_{OH} = -400\text{ }\mu\text{A}$ $I_{OH} = -40\text{ }\mu\text{A}$ |
| Logic 0 input current, ports 1, 2, 3, 4, 5 | I_{IL} | - | -50 | μA | $V_{IN} = 0.45\text{ V}$ |
| Input low current to RESET# for reset | I_{IL2} | - | -100 | μA | $V_{IN} = 0.45\text{ V}$ |
| Logical 1-to-0 transition current, ports 1, 2, 3, 4, 5 | I_{TL} | - | -650 | μA | $V_{IN} = 2\text{ V}$ |
| Input leakage current (port 0, EA#) | I_{L1} | - | ± 10 | μA | $0.45 < V_{IN} < V_{CC}$ |
| Pin capacitance | C_{IO} | - | 10 | pF | $f_C = 1\text{ MHz}$, $T_A = 25\text{ }^\circ\text{C}$ |
| Power-supply current: | | | | | |
| Active mode, 12 MHz | - | - | 35 | mA | $V_{CC} = 5\text{ V}$ |
| Idle mode, 12 MHz | - | - | 13 | mA | $V_{CC} = 5\text{ V}$ |
| Active mode, 16 MHz | - | - | 46 | mA | $V_{CC} = 5\text{ V}$ |
| Idle mode, 16 MHz | - | - | 17 | mA | $V_{CC} = 5\text{ V}$ |
| Power-down mode | - | - | 50 | μA | $V_{CC} = 2\text{ V to } 5.5\text{ V}$ |

Den Datenblättern lassen sich die Ströme und Spannungen für die Ports entnehmen.

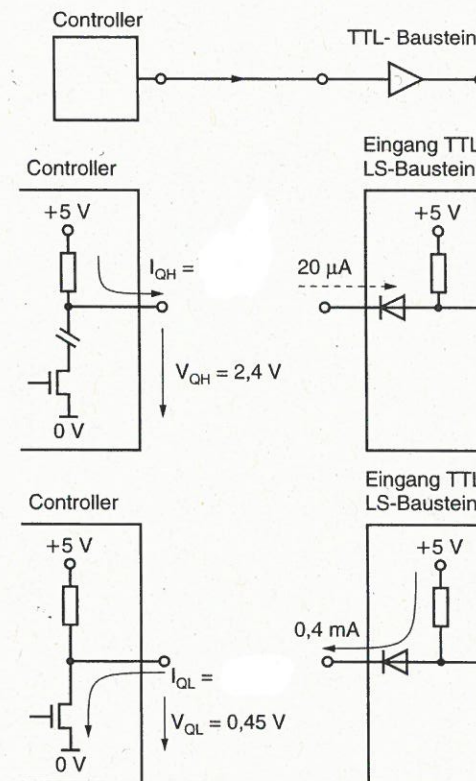
Welche Ströme fließen an den Portanschlüssen, wenn sie als Eingang oder Ausgang mit TTL-Bausteinen beschaltet werden?

Port 1 bis 5 als Ausgang

Es sind die Grenzwerte eingetragen.

Der Controller-Port liefert

Der Controller-Port liefert

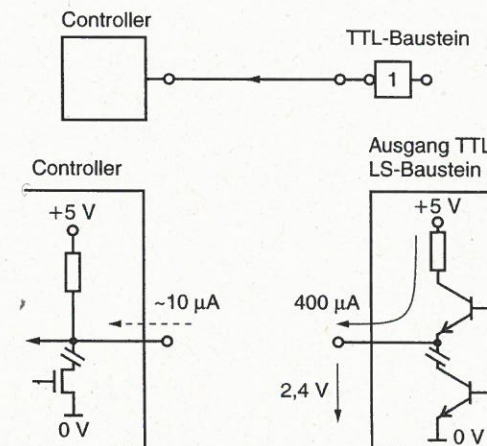


Die Signalpegel des Controllers werden vom TTL-Baustein sicher als High- oder Low-Pegel erkannt. Ein Vergleich der Ströme zeigt, dass sich am Controller vier LS-Eingänge anschließen lassen.

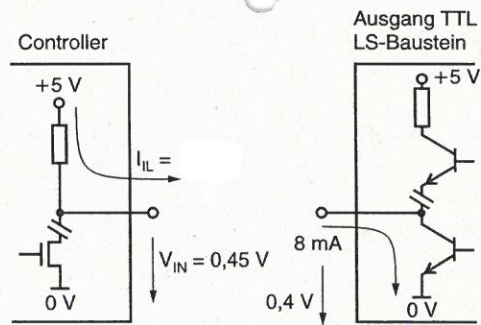
Port 1 bis 5 als Eingang

Es sind die Grenzwerte eingetragen.

Der TTL-Ausgang liefert

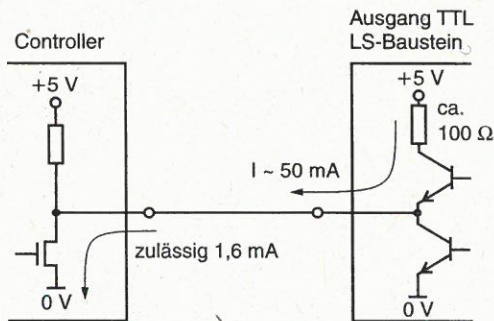


Der TTL-Ausgang liefert

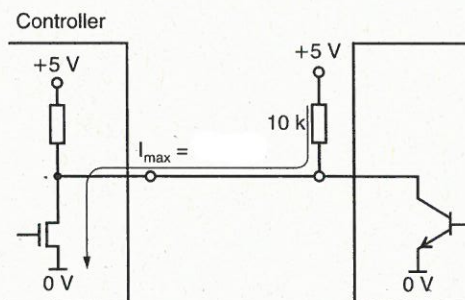


Die Signalpegel des TTL-Bausteins werden vom Controller sicher als High- und Low-Signal erkannt. Der Ausgang des TTL-Bausteins kann wesentlich mehr Strom nach 0 V ziehen, als für den Controller-Anschluss erforderlich.

Voraussetzung bei der Lastbetrachtung war, dass der Controller richtig als Eingangsport programmiert wurde, d.h. das Portlatch 1-Signal hat und damit der Ausgangstransistor des Controllers sperrt. Wurde in das Latch eine 0 programmiert, leitet der Ausgangstransistor des Controllers, und es fließt ein viel zu hoher Strom, da der Kollektorwiderstand des TTL-Ausgangs so niederohmig ist. Der Controller-Ausgang wird zerstört!



Um den Controller bei falscher Programmierung vor Zerstörung zu bewahren, ist ein TTL-Baustein mit Open Kollektor zu verwenden. Ein Kollektorwiderstand von 10 k ist extern anzuschließen.

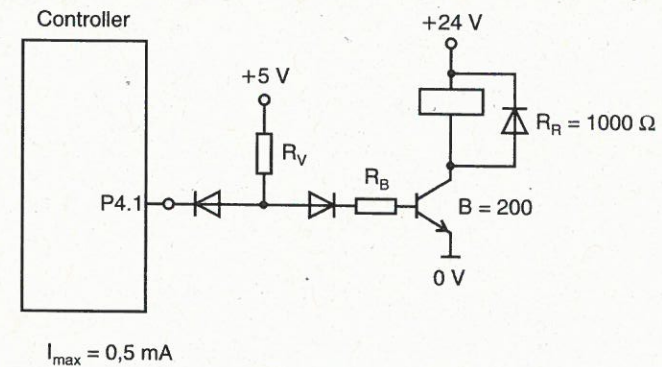


Übung 7.1

Ein Eingangssignal ist über ein Flipflop zu entprellen und an Port 4.0 anzuschließen. Zeichnen Sie die Schaltung. Wie ist das Portlatch zu programmieren, wenn der Port als Eingang genutzt werden soll?

Übung 7.2

An Portpin 4.1 ist ein 24-V-Relais anzuschließen. Dazu verwenden Sie folgende Schaltung:



Der Transistor hat eine Verstärkung von 200. Er soll vom Basisstrom zweifach übersteuert werden. Das Relais hat einen Innenwiderstand von $1\,000\,\Omega$. Berechnen Sie die Widerstände R_V und R_B . Am Portpin des Controllers darf der zulässige Strom fließen.